

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ УКРАИНЫ
ЧЕРНИГОВСКИЙ НАЦИОНАЛЬНЫЙ ТЕХНОЛОГИЧЕСКИЙ УНИВЕРСИТЕТ

ПРОЕКТИРОВАНИЕ ЦИФРОВЫХ УСТРОЙСТВ С ИСПОЛЬЗОВАНИЕМ ЯЗЫКА ОПИСАНИЯ АППАРАТНЫХ СРЕДСТВ VHDL

Методические указания

К КУРСОВОМУ ПРОЕКТИРОВАНИЮ ПО ДИСЦИПЛИНЕ
“ТЕХНОЛОГИИ ПРОЕКТИРОВАНИЯ КОМПЬЮТЕРНЫХ СИСТЕМ”
ДЛЯ СТУДЕНТОВ НАПРАВЛЕНИЯ ПОДГОТОВКИ
6.050102 – “КОМПЬЮТЕРНАЯ ИНЖЕНЕРИЯ”

Обсуждено и рекомендовано
на заседании кафедры
информационных и компьютерных систем.
Протокол № 11
от « 27 » июня 2014 г.

Проектування цифрових пристроїв з використанням мови опису апаратних засобів VHDL. Методичні вказівки до курсового проектування з дисципліни “Технології проектування комп'ютерних систем” для студентів напрямку підготовки 6.050102 – “Комп'ютерна інженерія”./ Укл. Вервейко О. І., Ульченко Д.О., Красножон О.В. – Чернігів: ЧНТУ. – 2014. – 32с. Рос. мовою.

Составители: ВЕРВЕЙКО АЛЕКСАНДР ИВАНОВИЧ, кандидат технических наук, доцент кафедры информационных и компьютерных систем
УЛЬЧЕНКО ДМИТРИЙ ОЛЕГОВИЧ, кандидат технических наук, доцент кафедры информационных и компьютерных систем
КРАСНОЖОН АЛЕКСЕЙ ВАСИЛЬЕВИЧ, ассистент кафедры информационных и компьютерных систем

Ответственный за выпуск: КАЗИМИР ВЛАДИМИР ВИКТОРОВИЧ, заведующий кафедрой информационных и компьютерных систем, доктор технических наук, профессор

Рецензент: ИВАНЕЦ СЕРГЕЙ АНАТОЛИЕВИЧ, кандидат технических наук, доцент кафедры промышленной электроники Черниговского национального технологического университета

СОДЕРЖАНИЕ

ВВЕДЕНИЕ.....	4
1 ОБЩИЕ МЕТОДИЧЕСКИЕ РЕКОМЕНДАЦИИ ПО ВЫПОЛНЕНИЮ КУРСОВОГО ПРОЕКТА	5
2 ОСОБЕННОСТИ ИЗЛОЖЕНИЯ И ОФОРМЛЕНИЯ ОСНОВНЫХ РАЗДЕЛОВ КУРСОВОГО ПРОЕКТА	9
2.1 Анализ известных методов решения поставленной задачи.....	9
2.2 Разработка схемы верхнего уровня иерархии проекта.	13
2.3 Разработка схемы алгоритма.....	19
2.4 Расчетная часть	24
ПЕРЕЧЕНЬ ССЫЛОК.....	26
Приложения	27
Приложение А – Технические задания на курсовой проект	27
Приложение Б – Пример изложения и оформления технического задания	32

ВВЕДЕНИЕ

Курсовой проект выполняется с целью закрепления, углубления и обобщения знаний, полученных студентами за время обучения и их применение к комплексному решению конкретного профессионального задания.

Система курсовых проектов позволяет закреплять теоретические знания студентов, формировать у них умение применять знания при решении прикладных задач, подготавливает к выполнению дипломной работы и к самостоятельной работе по избранной специальности, способствует развитию творческих способностей.

Курсовое проектирование – один из важнейших этапов изучения дисциплины “Технологии проектирования компьютерных систем” и имеет цель:

- систематизировать, закрепить, углубить и расширить знания студента в вопросах проектирования узлов и устройств вычислительной техники;

- научить студентов самостоятельно пользоваться технической литературой, различного рода справочниками, ГОСТами, нормативными материалами и другими пособиями;

- научить студентов самостоятельно решать задачи, связанные с разработкой и инженерными расчетами узлов и устройств вычислительной техники.

Тематика курсового проекта отвечает задачам дисциплины “Технологии проектирования компьютерных систем” и тесно связана с практическими потребностями направления подготовки «Компьютерная инженерия». Тему проекта студент выбирает самостоятельно, руководствуясь прилагаемым перечнем направлений проектирования. Темы являются индивидуальными для каждого студента и не могут повторяться.

В соответствии с научными интересами, опытом работы, исходными материалами, студент может предложить свою тему курсового проекта, не включенную в перечень, обосновав при этом актуальность и целесообразность ее разработки.

Студент выполняет курсовой проект самостоятельно под контролем руководителя в течение времени, отведенного на курсовое проектирование рабочим учебным планом специальности «Технологии проектирования компьютерных систем». Ответственность за принятые в курсовом проекте решения, качество выполнения, а также за своевременное выполнение проекта несет автор – студент.

Выполнение курсового проекта позволяет развивать навыки творчества и самостоятельности, приобщает студентов к научно-исследовательской работе, способствует применению теоретических знаний на практике.

Курсовой проект включает в себя две части: пояснительную записку и графические материалы. В пояснительной записке допускаются ссылки на графическую часть, но для удобства чтения в ней может быть частично продублировано содержание материалов графической части.

Защита курсового проекта проводится перед комиссией в составе двух-трех преподавателей кафедры с участием руководителя курсового проекта.

1 ОБЩИЕ МЕТОДИЧЕСКИЕ РЕКОМЕНДАЦИИ ПО ВЫПОЛНЕНИЮ КУРСОВОГО ПРОЕКТА

Работу над курсовым проектом следует начинать с разработки технического задания.

Техническое задание является исходным документом для разработки цифрового устройства. Оно должно содержать технические требования к продукции, определяющие ее потребительские свойства, перечень документов, подлежащих разработке, плановые сроки сдачи и защиты результатов разработки.

Возможны три варианта формирования исходных данных для разработки технического задания:

- исходные данные по инициативе студента;
- индивидуальное задание, выдаваемое руководителем проекта;
- одно из типовых вариантов задания, приведенных в данных методических указаниях.

При первом варианте студент с учетом собственных интересов к тем или иным разделам схемотехники, навыков и наработок, полученных в ходе выполнения лабораторных работ, предлагает исходные данные для курсового проекта, в которых должны быть учтены следующие требования:

- цифровое устройство должно решать определенную задачу в любой отрасли народного хозяйства;
- устройство должно содержать сверхбольшую интегральную микросхему программируемой логики (СБИС ПЛ) и другие микросхемы средней и/или большой степени интеграции;
- часть устройства, программируемая в ПЛИС, должна быть разработана с использованием языка описания аппаратных средств VHDL.
- разрешается применять системы автоматизированного проектирования (САПР) для исследования параметров и характеристик электронных компонентов для использования их при расчете узлов проекта, а также для моделирования отдельных узлов и всего проекта в целом;

Типовые задания приведены в приложении А настоящих методических указаний.

Перед выбором задания целесообразно оценить сложность его реализации в рамках курсового проекта, наличие требуемой технической, методической и справочной литературы.

Курсовые проекты имеют следующие особенности:

- они должны быть реализованы на СБИС ПЛ, входящих в состав пультов PLD-Emulator;
- работоспособность разработанных цифровых устройств должна быть подтверждена экспериментально на пультах PLD-Emulator;
- электрические схемы, предназначенные для создания конфигурационных файлов СБИС ПЛ, по нормативной документации допускается не оформлять.

Они должны быть представлены в приложении к курсовому проекту в виде, предусмотренном соответствующей САПР.

Для выполнения курсовых проектов студенту предоставляются:

- пульт PLD-Emulator;
- функциональная, и при необходимости, принципиальная схемы пульта PLD-Emulator;
- справочные данные (Data Sheets) на все компоненты, входящие в состав пульта;
- стандартные измерительные приборы для проверки созданного цифрового устройства (генераторы синусоидальных и импульсных сигналов, осциллографы, частотомеры, вольтметры, амперметры, блоки питания). Перечень необходимых стандартных приборов составляет студент по результатам разработки цифрового устройства;
- программу LPTDaemon.exe, обеспечивающую обмен ПЭВМ с цифровыми устройствами по параллельному интерфейсу IEEE 1284 в режиме работы Nibble Byte;
- программу Com_io.exe, обеспечивающую обмен ПЭВМ с цифровыми устройствами по последовательному интерфейсу RS-232.

В состав пульта PLD-Emulator входят:

- СБИС ПЛ фирмы ALTERA на 10000 логических элементов;
- однокристалльная ЭВМ фирмы Atmel;
- аналого-цифровой и цифро-аналоговый преобразователи фирмы Analog Devices;
- драйверы последовательного интерфейса RS-232 и параллельного интерфейса IEEE 1284 в режиме работы Nibble Byte;
- светодиодный, полупроводниковый девяти разрядный семи сегментный и символьный шестнадцати разрядный жидкокристаллический индикаторы;
- усилители, ограничители, смесители аналоговых сигналов,
- узлы синхронизации и сброса.

Техническое задание разрабатывают по форме, приведенной в приложении Б. Следует особо внимательно проанализировать требования в примечаниях, которые обычно относятся к большинству вариантов задания, помещенных в таблицах приложения А. Если требования примечаний относятся к разрабатываемому устройству, то их следует учесть в основных требованиях.

Календарные сроки выполнения основных этапов курсового проекта устанавливаются в соответствии с рекомендациями (счет недель начинают с начала текущего семестра):

- | | |
|---|------------|
| – 1 Техническое задание | 2 неделя; |
| – 2 Анализ известных методов решения | 4 неделя; |
| – 3 Схема электрическая структурная. Схема верхнего уровня иерархии проекта | 6 неделя; |
| – 4 Схема алгоритма | 9 неделя; |
| – 5 Отладка и запуск проекта на PLD | 13 неделя; |
| – 6 Пояснительная записка | 14 неделя; |

- 7 Курсовой проект 15 неделя;
- 8 Защита курсового проекта 15-16 неделя.

Основные этапы условно сгруппированы в три модуля.

I модуль содержит 1, 2 и 3 этапы, срок выполнения – 6 неделя.

II модуль содержит 4 и 5 этапы, срок выполнения – 13 неделя.

III модуль содержит 6, 7 и 8 этапы, срок выполнения – 15-16 неделя.

Схемы курсового проекта оформляют по требованиям, изложенным в данных методических указаниях. Однако следует учесть, что в них отражены только те требования, которые наиболее часто применяют в рамках выполнения курсового проекта. Поэтому в ряде случаев следует изучать требования, которые изложены в государственных стандартах, указанных в разделе «Рекомендованная литература».

Текстовые документы оформляют в соответствии с требованиями методических указаний “Структура и оформление квалификационных и курсовых работ”, (СОККР) и, при необходимости, ДСТУ 3008-95 “Звіти у сфері науки і техніки. Структура і правила оформлення”, ГОСТ 2.105-95 “Общие требования к текстовым документам”.

Рекомендуются следующие разделы сути проекта (см. СОККР) пояснительной записки:

- 1 Анализ известных методов решения поставленной задачи;
- 2 Разработка схемы электрической структурной устройства и схемы верхнего уровня иерархии проекта;
- 3 Разработка схемы алгоритма;
- 4 Расчетная часть;
- 5 Основные параметры и характеристики элементной базы повышенной сложности (при необходимости).

В пояснительной записке должны быть конкретно указаны поставленная задача и название разрабатываемого устройства.

Для контроля процесса выполнения курсового проекта вводится три вида контроля:

- текущий (контролируется выполнения работ по этапам);
- окончательный (контролируется номенклатура всех требуемых документов, а также правильность их оформления и изложения);
- защита курсового проекта на комиссии.

Критерии оценок процесса выполнения курсового проекта по этапам указаны в таблице 1.1.

Таблица 1.1 – Критерии оценок по этапам

Положительные оценки за I-й, II-й и III-й модули

Оценки выставляются при полном объеме и с учетом качества и срока выполнения соответствующих этапов курсового проекта:	
Модуль I	до 15 баллов
Модуль II	до 25 баллов
Модуль III	до 20 баллов

Продолжение таблицы 1.1

Положительная оценка за защиту	
Оценка выставляется при полном объеме и с учетом срока и качества защиты курсового проекта:	
Защита проекта	до 40 баллов

Общая положительная оценка выставляется при положительных оценках по всем модулям по таблице 1.2.

Таблица 1.2 – Расчет оценки

Расчет оценки		
национальная	баллы	международная
отлично	90 – 100	A
хорошо	82 – 89	B
	75 – 81	C
удовлетворительно	66 – 74	D
	60 – 65	E
неудовлетворительно	50 – 59	FX
	00 – 50	F

2 ОСОБЕННОСТИ ИЗЛОЖЕНИЯ И ОФОРМЛЕНИЯ ОСНОВНЫХ РАЗДЕЛОВ КУРСОВОГО ПРОЕКТА

2.1 Анализ известных методов решения поставленной задачи

Разработку цифрового устройства начинают с анализа известных методов построения подобных устройств (прототипов). В качестве прототипа выбирают устройство, которое выполняет те же функции, что и разрабатываемое. Не следует приводить прототипы отдельных компонентов и узлов, которые, по мнению студента, могут входить в проектируемое цифровое устройство.

Поиск прототипов проводят в научной и научно-технической литературе, патентах, описаниях изобретения к авторскому свидетельству, руководствах по эксплуатации, инструкциях по эксплуатации и т.д.

Запрещается использовать в качестве прототипа устройства из:

- радиолобительской литературы;
- сети Internet, если они не опубликованы предварительно в научно-технической литературе.

Это объясняется тем, что подобные устройства часто имеют конструктивные ошибки.

В пояснительной записке обязательно должна быть приведена схема прототипа с указанием ссылки на источник информации. Рассматривают как минимум два прототипа, при этом указывают недостатки каждого устройства, а также проводят их сравнительный анализ. Особо следует выделять те недостатки, которые будут устранены в проектируемом устройстве.

2.1.1 Пример изложения и оформления первого раздела

2.1.1.1 Анализ методов измерения частоты

Измерение частоты и периода взаимосвязаны, поскольку эти величины взаимообратные по размерности. До недавнего времени измерение периода в большинстве случаев основывалось на аналоговых методах измерения частоты.

2.1.1.1.1 Аналоговые методы измерения частоты

Существует большое количество аналоговых приборов, предназначенных для измерений частоты. Перечислим кратко особенности их построения.

Аналоговые частотомеры могут быть сконструированы по электромагнитному или электродинамическому принципу, основным элементом которых является цепь с переменным сопротивлением, зависящим от частоты подаваемого сигнала. Обычно происходит сравнение процесса в такой цепи и цепи с независимым сопротивлением, чем вызывается отклонение стрелки прибора. Такие аналоговые частотомеры являются одним из самых старых видов электронной техники и в настоящее время находят ограниченное применение. В качестве их преимущества можно назвать высокую надежность [1].

Резонансные и гетеродинные частотомеры основаны на схожих принципах. В первом случае это сравнение входного сигнала с настраиваемым внутренним резонатором с известными показателями резонансных частот. Во втором случае эталоном служит вспомогательный генератор с подстройкой (гетеродин),

использующий метод нулевых биений. Приборы нуждаются в точной настройке оператором, часто снабжаются усилителями для улучшения чувствительности и предназначены главным образом для работы с приемопередающими радиотехническими устройствами, измерения частот модулированных сигналов [2].

Конденсаторные частотомеры пригодны для замеров в весьма узком диапазоне (примерно от 10 до 10^3 Гц). Работа таких частотомеров базируется на попеременном заряде конденсаторных блоков и последующем разряде через магнитоэлектрический блок. Процесс заряда и разряда будет проходить под управлением входного сигнала, поэтому средний ток, текущий через индикатор, оказывается прямо пропорционален частоте. Погрешность данного типа находится обычно в пределах 3 %, а применяются они главным образом при настройке и ремонте различной низкочастотной аппаратуры. В силу малого диапазона измерений они используются для специфических задач и встречаются относительно редко [3].

Еще один вид частотомеров используется для измерения высоких и сверхвысоких частот. Суть метода заключается в измерении частоты разностного сигнала, полученного при смешивании частот входного сигнала и эталонного генератора, частота которого известна [4].

2.1.1.1.2 Цифровые методы измерения частоты

С развитием микроэлектроники и появлением цифровых интегральных микросхем стало возможным выполнять измерение частоты (периода) измерением времени, что легко и эффективно осуществить, используя современную элементную базу.

Цифровые приборы, используемые для преобразования и измерения частоты и периода, строятся по схожим методам. Метод их построения очень часто определяют значения периода или частоты, которые необходимо измерять с помощью этих приборов.

Условно методы можно разделить на два класса, которые отличаются принципом построения и соотношением значений частот и периодов измеряемого и опорного сигналов.

Приборы, относящиеся к первому классу, имеют структурную схему, показанную на рисунке 2.1 [5]. Это типичная структурная схема цифрового частотомера. Входной формирователь Φ преобразует входное напряжение измеряемой частоты f_x в последовательность прямоугольных импульсов с периодом $T_x=1/f_x$. Далее импульсы поступают на один из входов элемента «И».

На второй вход элемента «И» временного селектора поступает опорный временной интервал, который открывает временной селектор и счетчик СТ подсчитывает количество входных импульсов за время $T_{и}$.

За время $T_{и}$ на вход счетчиков пройдет количество импульсов N_x :

$$N_x = T_{и} / T_x = T_{и} * f_x. \quad (2.1)$$

В случае, если $T_{и}=1с$, то N_x будет численно равно частоте входного сигнала.

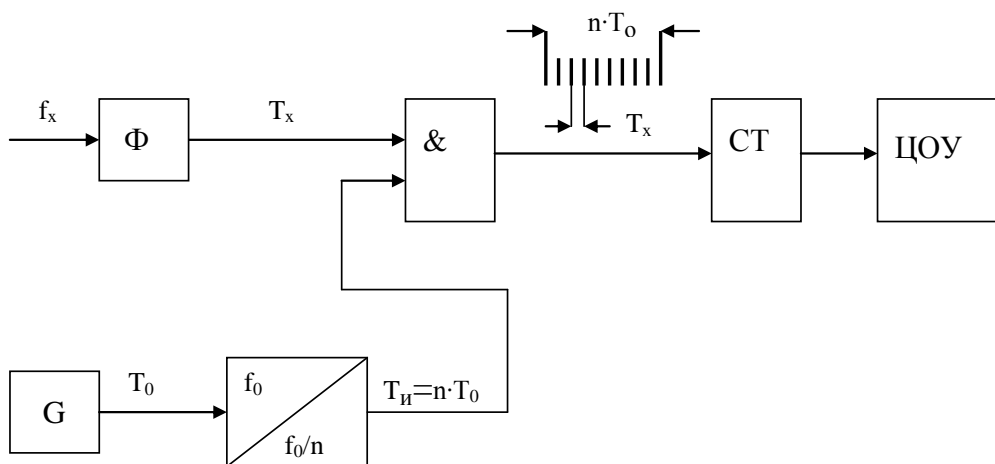


Рисунок 2.1 – Структурная схема цифрового частотомера

При таком методе измерения можно выделить два основных источника погрешности.

Первый источник – это нестабильность опорной частоты. В настоящее время частото задающим элементом генератора обычно является кварцевый резонатор, который имеет нестабильность порядка $10^{-6} \dots 10^{-5}$. Основной вклад в нее вносят колебания температуры. Поэтому для высокоточных измерений резонатор помещают в термостат, где температура поддерживается с погрешностью до $\pm(0,1 \dots 0,5 \text{ } ^\circ\text{C})$. Это позволяет добиться нестабильности порядка 10^{-7} . Другим способом, позволяющим уменьшить этот вид погрешности, является применение в качестве высокостабильного источника T_0 внешнего стандарта частоты.

Вторым источником погрешности является возникновение расхождения в пределах одной-двух единиц младшего значащего разряда из-за того, что первый и последний импульсы могут не попасть на вход счетчика в зависимости от момента начала очередного периода f_x на входе временного селектора по отношению к T_0 . Для устранения этого вида погрешности в высокоточных приборах применяется привязка (синхронизация) начала эталонного интервала времени к началу ближайшего периода T_x .

Ко второму классу относятся приборы, работающие в режиме измерения периода входного сигнала T_x . При таком построении схемы устройство подсчитывает количество импульсов T_0 за время периода T_x . Структурная схема такого прибора показана на рисунке 2.2.

Частотомер, построенный по такому принципу, позволяет более просто измерять очень малые значения f_x ; его также называют периодомером. Недостатком при таком измерении частоты является то, что для определения f_x необходимо пересчитывать показания прибора, что вносит дополнительную погрешность. Устранить ее позволяет применение встроенного микропроцессора, выполняющего функцию пересчета и определение $f_x=1/ T_x$.

Кроме того, применение микропроцессора позволяет при необходимости выполнять цифровую фильтрацию входного сигнала. В этом случае частотомер может, например, выполнять измерение частоты какой-либо из гармоник входного сигнала, на которую настроен фильтр. В более сложном варианте такое устройство можно использовать для измерения частот гармоник сигнала.

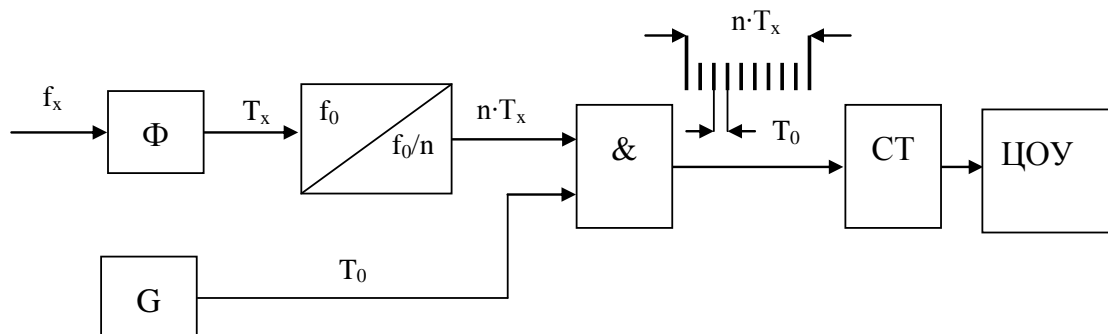


Рисунок 2.2 – Структурная схема цифрового периодомера

Для этого класса приборов характерны те же виды погрешностей, которые дополняет еще одна. Она возникает за счет неидеальности характеристик входного преобразователя и проявляется, если форма входного сигнала отлична от синусоидальной.

В общем случае входной формирователь срабатывает при определенном напряжении на входе. Однако, в случае, если фронты входного сигнала имеют малую крутизну, возможен дрейф момента срабатывания, что может вызвать опережение или запаздывание начала счета, не связанное с изменением входного сигнала. В таких случаях необходимо принятие мер для уменьшения дрейфа параметров входного формирователя.

2.1.1.1.3 Сравнительный анализ методов измерения частоты

Частотомеры, как и все измерительные электрические приборы, делятся на две большие группы: аналоговые и цифровые.

Исторически аналоговые частотомеры появились первыми.

Аналоговые частотомеры существенно проще, дешевле и доступнее цифровых. Они позволяют наблюдать динамику процесса. Однако им присущи недостатки, характерные для всех аналоговых устройств:

- сильная зависимость характеристик от времени и температуры;
- высокая погрешность, связанная с аналоговым отображением результата, а в некоторых случаях зависящая от погрешности работы механических узлов оборудования;
- значительной мощности потребления;
- подверженность к вибрациям.

Основным недостатком большинства конструкций аналоговых частотомеров является возрастание абсолютной погрешности измерения при расширении частотного диапазона в сторону высоких частот. Так, на базе стрелочного прибора класса точности 1.0, шкала которого имеет 100 делений,

можно изготовить частотомер, обладающий в диапазоне 0...10 кГц погрешностью измерения 100 Гц, но в диапазоне 0...10 МГц тот же частотомер будет иметь погрешность, уже в 1000 раз большую, то есть 100 кГц. Класс точности прибора заставляет ограничиваться при отсчете частоты всего двумя верными цифрами, что гораздо хуже, чем у цифровых частотомеров

Цифровые частотомеры уже несколько десятков лет назад вытеснили аналоговые. Современный частотомер цифровой не имеет механических частей, и поэтому не критичен к способу установки. Относительная погрешность, которую имеет цифровой частотомер, может быть очень малой (достигает сотых долей процента).

Относительная погрешность измерения частотомера при прочих равных условиях зависит от частоты исследуемого сигнала. Относительная погрешность измерения частоты мала при измерении высоких частот и велика при измерении низких частот.

Например, если $f_x = 10$ МГц, $T_{и} = 1$ с, то $\delta_f = 10^{-5}$ %; если $f_x = 10$ Гц, $T_{и} = 1$ с, то $\delta_f = 10\%$.

Следовательно, при измерении высоких частот погрешность обусловлена в основном нестабильностью кварцевого генератора, а при измерении низких частот – погрешностью дискретности. Для уменьшения погрешности измерения низких частот необходимо увеличить время измерения, но это не всегда возможно. Поэтому в цифровых частотомерах либо применяют умножители, позволяющие повышать измеряемые частоты в 10^n раз, либо переходят от измерения частоты исследуемого сигнала к измерению его периода T_x с последующим вычислением значения измеряемой частоты по формуле $f_x = 1/T_x$.

В настоящее время цифровые частотомеры составляют наиболее многочисленную группу среди цифровых измерительных приборов. Они удобны в эксплуатации и отличаются высокой точностью. Они выполняются на полупроводниковых приборах и интегральных микросхемах, что повысило их надежность по сравнению с первыми ламповыми образцами, уменьшило габариты и потребляемую мощность.

Обычно цифровые частотомеры выполняют как универсальные приборы и позволяют помимо частоты измерять период, временной интервал, длительность импульса, подсчет количества импульсов.

2.2 Разработка схемы верхнего уровня иерархии проекта.

В рамках курсового проекта необходимо в Quartus II разработать обобщенную схему верхнего уровня иерархии проекта [6]. Это позволяет существенно упростить реализацию устройства в дальнейшем путем разбиения проекта на несколько небольших частей, разрабатываемых поотдельности.

Обобщенную схему разрабатывают по результатам анализа прототипов и технических требований. Она предназначена для общего ознакомления с цифровым устройством и обычно содержит небольшое количество элементов схемы. При этом функции элементов могут незначительно отличаться от функций стандартных компонентов, которые изучались в дисциплинах “Компьютерная электроника”, “Компьютерная схемотехника” и “Архитектура

компьютера”. Наличие каждого из элементов схемы и связи между ними обосновывают.

2.2.1 Создание иерархического проекта в Quartus II

Иерархическое строение проекта предусматривает наличие в проекте нескольких частей, которые связаны в одно целое с помощью файла верхнего уровня [6]. При работе с разными объектами в Quartus II необходимо использовать соответствующие проводники для соединения частей проекта между собой. Quartus II содержит следующие типы проводников: провод wire, шина bus и канал conduit. При их использовании необходимо соблюдать правила соединения, приведенные в таблице 2.1.

Таблица 2.1 – Правила соединений в Quartus II

Объекты для соединения	Типы линий связи
Блок и вывод	Канал
Блок и символ	Провод или шина
Блок и блок	Канал
Вывод и символ	Провод или шина
Символ и символ	Провод или шина

Для определения свойств канала в контекстном меню необходимо выбрать пункт **Conduit Properties**.

Вкладка общих свойств (**General**) определяет имя канала в поле **Conduit name**. Его можно не вводить.

Вкладка **Signals** (сигналы) определяет какие сигналы проходят через канал и к каким портам в блоке присоединены эти сигналы (рисунок 2.3).

В поле **Signal** нужно ввести имена сигналов. После нажатия кнопки **Add** этот сигнал появится в таблице **Connections** (соединение). Когда сигнал присоединен к блоку в таблице **Connections** в строке с именем сигнала появится также и имя порта блока.

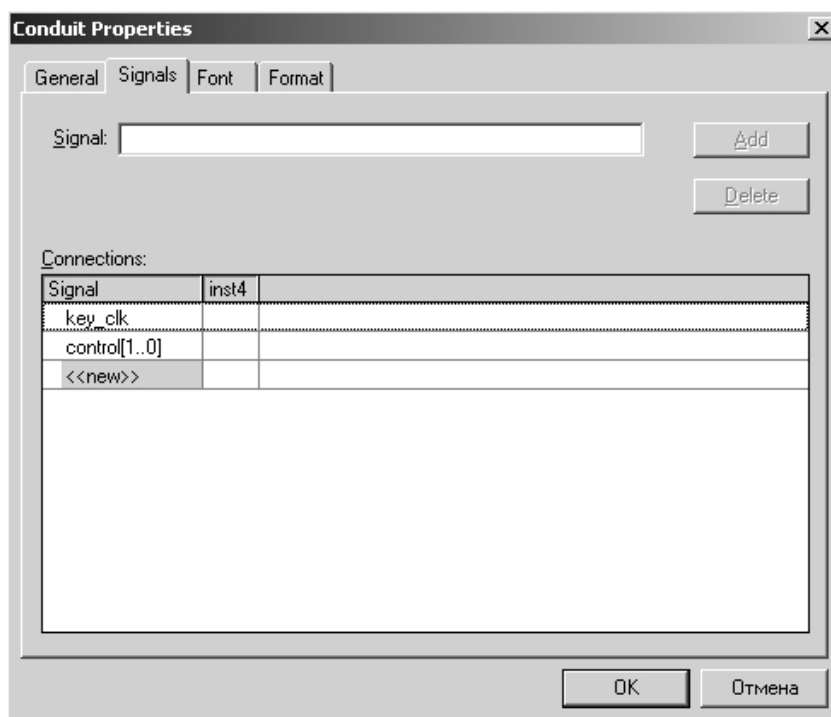


Рисунок 2.3 – Добавление сигналов к каналу

Назначение имени блока и его портов проводится с помощью контекстного меню. Первый вкладка **General** содержит два поля: **Name** (имя блока) и **Instance name** (имя элемента графического файла). Для корректной работы пакета можно не менять значение в полях, но для большего удобства в работе с проектом желательно в поле **Name** ввести такое имя, которое отвечает функции блока. Поле **Instance name** можно не менять.

Вторая вкладка **I/Os** (рисунок 2.4) содержит группу полей **I/O** с полями **Name** (имя порта) и **Type** (тип порта). Типы портов бывают **Input** (вход), **Output** (выход), **Bidir** (двунаправлений порт).

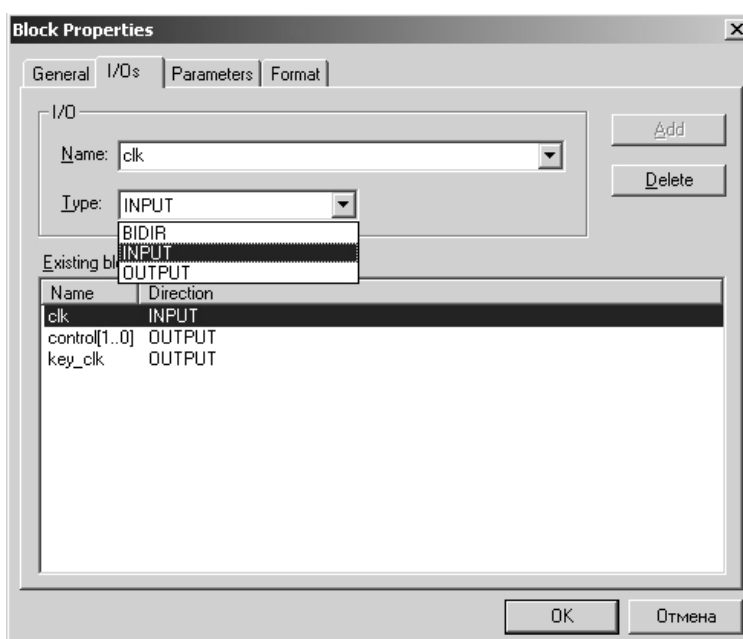


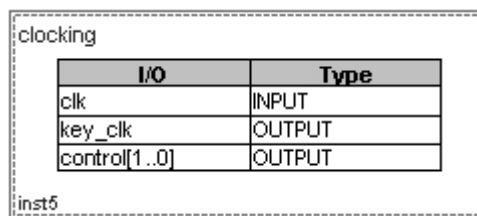
Рисунок 2.4 – Вторая вкладка меню свойств блока

В таблице **Existing block I/Os** отображаются те порты, которые уже есть в данном блоке.

Для добавления порта к блоку необходимо ввести его имя в поле **Name**, с помощью списка **Type** определить направление передачи данных и нажать кнопку **Add**. Новый порт появится в таблице **Existing block I/Os**.

Вкладка **Parameters** содержит числовые значения параметров блока, которые нужны при использовании параметризованных блоков, то есть блоков со сменной структурой.

В результате работы с диалогом свойств будет полученный блок, показанный на рисунке 2.5.



I/O	Type
clk	INPUT
key_clk	OUTPUT
control[1..0]	OUTPUT

Рисунок 2.5 – Вид созданного блока

Блок можно использовать для создания файла нижнего уровня. Для этого в контекстном меню блока нужно выбрать пункт **Create Design File from Selected Block ...** – создать новый файл проекта из избранного блока. Это приведет к появлению диалога, показанного на рисунке 2.6.

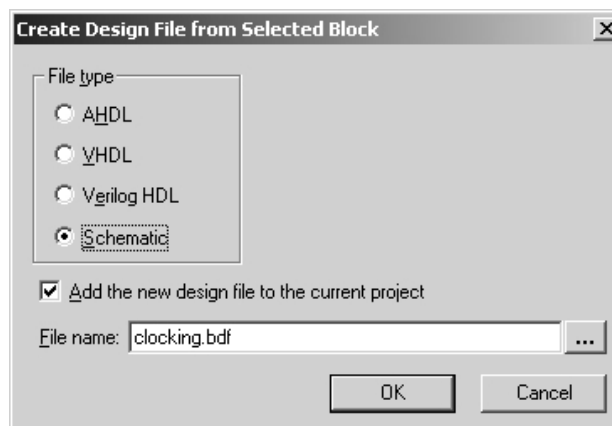


Рисунок 2.6 – Диалог создания нового файла

В этом диалоге можно увидеть такие поля:

File type – тип нового файла:

– **AHDL**, **VHDL**, **Verilog HDL** – файлы на одном из языков описания аппаратуры. В этом случае будет создана интерфейсная часть файла.

– **Schematic** – файл графического редактора.

Add the new design file to the current project – добавить новый файл к проекту.

File name – имя нового файла.

Два последних поля лучше оставить установленными по умолчанию.


Результатом работы с приведенным диалогом будет создание нового файла с портами (рисунок 2.7).

```

23 LIBRARY ieee;
24 USE ieee.std_logic_1164.all;
25
26 -- Entity Declaration
27
28
29 ENTITY clocking IS
30     -- {{ALTERA_IO_BEGIN}} DO NOT REMOVE THIS LINE!
31     PORT
32     (
33         clk : IN STD_LOGIC;
34         key_clk : OUT STD_LOGIC;
35         control : OUT STD_LOGIC_VECTOR(1 downto 0)
36     );
37     -- {{ALTERA_IO_END}} DO NOT REMOVE THIS LINE!
38
39 END clocking;
40
41 -- Architecture Body
42
43
44 ARCHITECTURE clocking_architecture OF clocking IS
45
46
47 BEGIN
48
49 END clocking_architecture;
50

```

Рисунок 2.7 – Файл, созданный из блока

Для присоединения блока к схеме необходимо перейти в режим рисования провода, шины или канала и провести соединительные линии к блоку. В результате на границе блока появятся преобразователи сигнала (**mapper**) зеленого цвета , которые работают в режиме двонаправленного порта (рисунок 2.8).

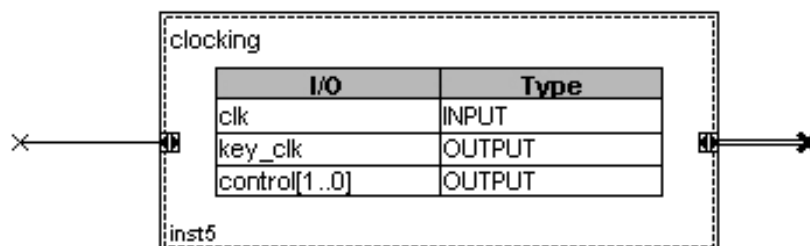


Рисунок 2.8 – Блок с созданными преобразователями сигнала

Для работы с преобразователем сигнала необходимо задавать имена сигналов на проводниках, которые присоединены к блоку [6].

Для определения сигналов, которые присоединены к блоку через конкретный преобразователь сигнала необходимо подвести курсор к преобразователю и щелкнуть на нем правой кнопкой мыши. С контекстного меню нужно выбрать пункт свойств преобразователя (**Mapper Properties**). Это приведет к открытию диалога, приведенного на рисунке 2.9. Первая закладка

General позволяет определить направление сигнала – ВХОД, ВЫХОД или двунаправленный сигнал.

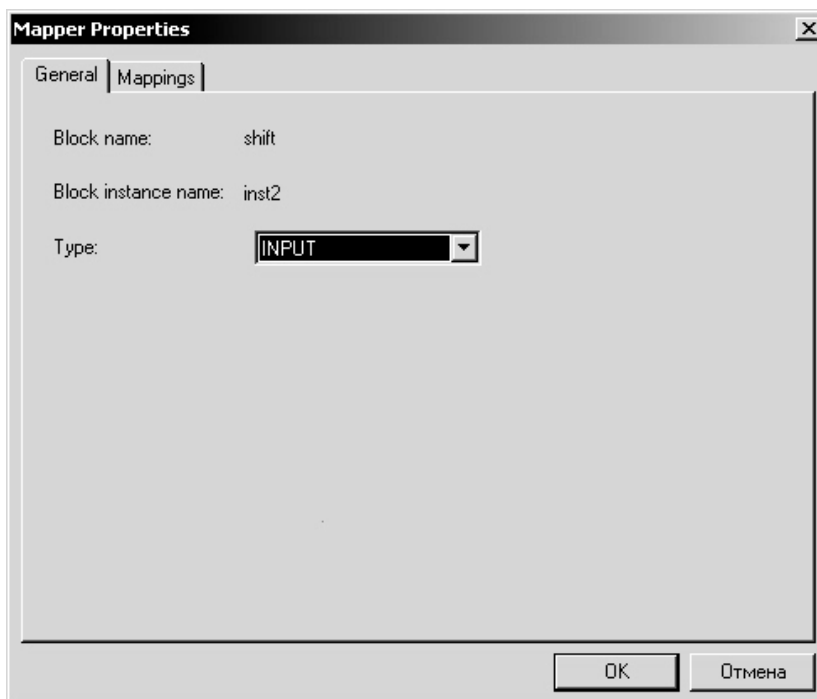


Рисунок 2.9 – Первая закладка свойств преобразователя сигнала

Вторая закладка **Mappings** (рисунок 2.10) позволяет определить соответствие сигналов на проводниках канала и сигналов в блоке.

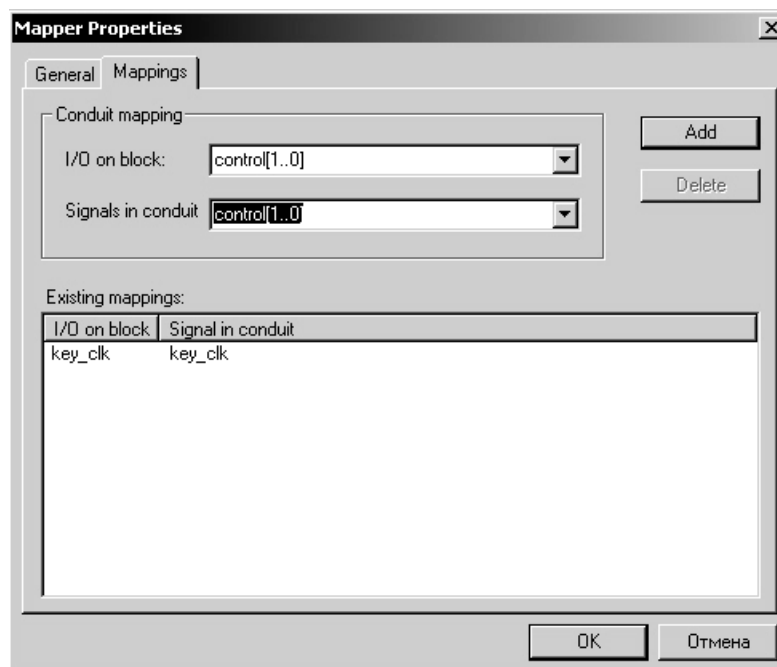


Рисунок 2.10 – Вторая закладка свойств преобразователя сигнала

Результат работы со свойствами преобразователя сигналов показан на рисунке 2.11.

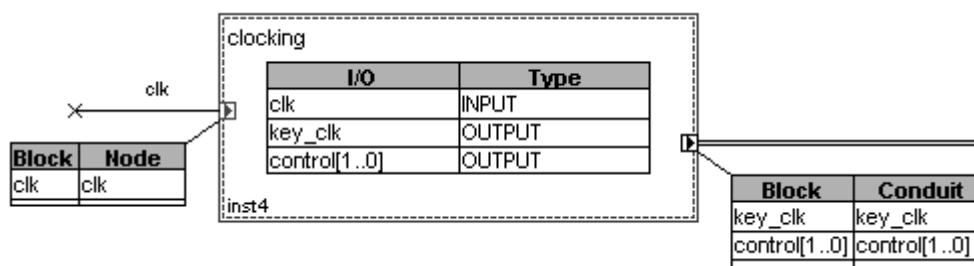


Рисунок 2.11 – Блок с подсоединенными проводниками

2.3 Разработка схемы алгоритма

В разделе “Разработка схемы алгоритма”:

а) обосновывают применение всех параллельных предложений PROCESS (список чувствительности каждого такого предложения, количество и тип внешних и внутренних сигналов, количество и тип используемых переменных и т.д.) для чего:

- 1) формулируют требования к каждому процессу;
- 2) приводят список сигналов, по изменению которых необходимо активизировать выполнение процесса;
- 3) устанавливают функциональную зависимость между различными сигналами в пределах каждого процесса;

б) анализируют назначение каждого сигнала; уточняют, в каких диапазонах могут лежать принимаемые им значения в описываемом устройстве; формулируют требования к временным параметрам генерации сигнала;

в) обосновывают связи между различными функциональными блоками описываемого устройства с проверкой согласования по временным параметрам и характеристикам.

Допускается применять типовые структуры и шаблоны языка VHDL, которые приведены в соответствующих руководствах по применению данного языка. Запрещается использовать типовые структуры и шаблоны, выбранные из радиолобительской литературы, а также из сети Internet, если они не были опубликованы предварительно в научно-технической литературе.

2.3.1 Изложение содержимого раздела разработки схемы алгоритма на примере блока обработки нажатий клавиш матричной клавиатуры

Функциями блока обработки нажатий клавиш матричной клавиатуры является: опрос состояния матричной клавиатуры; формирование сигнала защёлки нажатой клавиш с учётом подавления “дребезга” контактов; формирование соответствующего кода нажатой клавиши на основании полученного скан-кода. Для синхронизации работы этого блока используются сигналы с различной частотой, получаемые на основе деления тактового сигнала (32768 Гц) от соответствующего кварцевого резонатора.

Деление частоты происходит путем накапливания некоторого значения в переменную-счетчик по приходу тактовых импульсов, которое потом

сравнивается с некоторым числом, значение которого определяет степень деления исходной частоты.

Для формирования нужных частот на сигналах тактирования модулей используются переменные-счётчики, которые инкрементируют своё значение на единицу. Каждое инкрементирование значения в счётчике активируется наступлением переднего фронта исходного синхросигнала, который нужно поделить.

Так как счетчик инкрементируется каждый раз по приходу тактового импульса и его значение сравнивается с некоторым predetermined числом, то в результате можно по итогам сравнения выделить передний и задний фронты уже нового импульса.

Ниже, на рисунке 2.12, представлена схема алгоритма деления частоты для формирования цикла опроса клавиатуры.

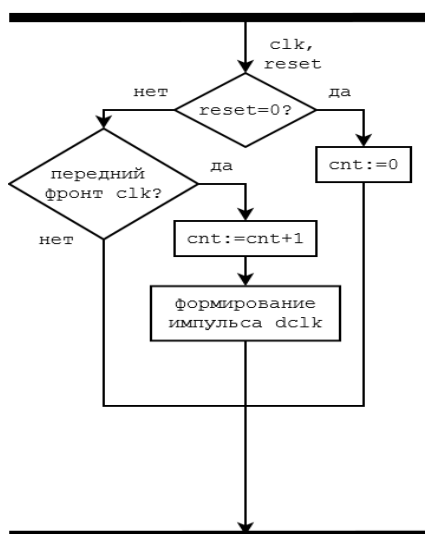


Рисунок 2.12 – Схема алгоритма деления частоты для формирования цикла опроса клавиатуры

Формирование цикла опроса клавиатуры осуществляется путем накопления значения от 0 до 3 в переменной-счетчике и последующей установке значений “1110”, “1101”, “1011”, “0111” на столбцах клавиатуры соответственно каждому значению счетчика. При нажатии кнопки сброса все значения сбрасываются в предустановленные.

Ниже, на рисунке 2.13 представлена схема соответствующего алгоритма.

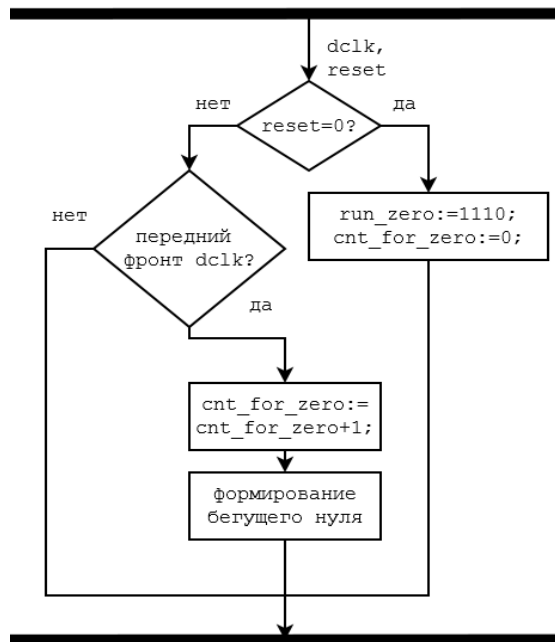


Рисунок 2.13 – Схема алгоритма формирования “бегущего нуля”

Алгоритм формирования сигнала-защёлки состоит в проверке условия – нажата ли хоть одна из клавиш? Если условие выполняется, то есть какая-то клавиша была нажата, то путем подсчета импульсов в переменной-счетчике можно сформировать передний фронт сигнала защелки. Как только клавиша будет отпущена, то будет сформирован задний фронт соответствующего сигнала.

Схема алгоритма формирования сигнала-защёлки для клавиатуры представлена на рисунке 2.14.

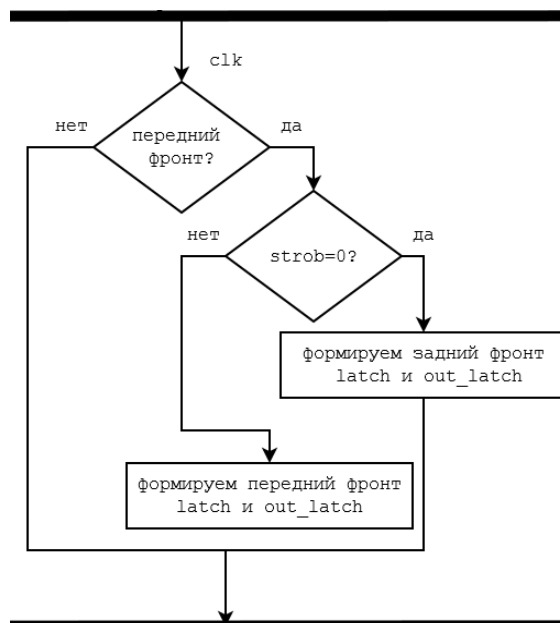


Рисунок 2.14 – Схема алгоритма формирования защелки

Формирование кода клавиши осуществляется по приходу переднего фронта импульса “защелки”. Определение нажатой клавиши происходит путем сравнения значений на столбцах и строках клавиатуры. Если на их пересечении

присутствует значение “нуля”, то это значит, что нажата определенная клавиша, с которой сопоставляется уникальный десятичный код.

На рисунке 2.15 представлена схема алгоритма.

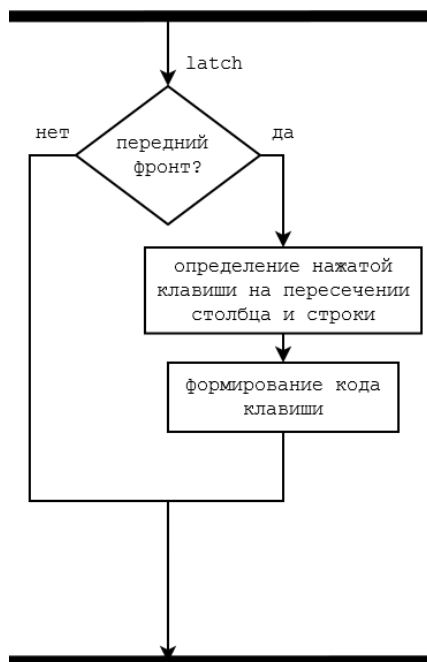


Рисунок 2.15 – Схема алгоритма формирования кода клавиши

Согласно представленным выше схемам алгоритмов работы различных узлов блока для обработки нажатий клавиш матричной клавиатуры, можно предложить следующее описание его работы на языке VHDL.

```

ENTITY KeyboardUnit IS
  GENERIC(numclk: INTEGER:= 410); --number clk to dclk
  PORT(clk: IN BIT; --synchronize input
        reset: IN BIT; --reset
        row: IN BIT_VECTOR (3 DOWNTO 0); --row of keyboard
        columb: OUT BIT_VECTOR (3 DOWNTO 0); --columbn of keyboard
        out_code: OUT NATURAL RANGE 0 TO 12; --output code of keys
        out_latch: OUT BIT); --signal of latch
END KeyboardUnit;

ARCHITECTURE KEYarch OF KeyboardUnit IS
  SIGNAL dclk: BIT;
  SIGNAL strob: BIT;
  SIGNAL run_zero: BIT_VECTOR(3 DOWNTO 0);
  SIGNAL cnt_latch: INTEGER RANGE 0 TO 1000;
  SIGNAL latch: BIT;
BEGIN
  PROCESS(clk, reset)
    VARIABLE cnt :INTEGER RANGE 0 TO numclk;--numclk-1
  BEGIN
    IF reset='0' THEN cnt:=0;
    ELSIF (clk'event and clk = '1') THEN
      cnt:=cnt+1;
      IF(cnt>=numclk/2) THEN dclk<='1';
      ELSE dclk<='0';
      END IF;
    END IF;
  END PROCESS;
END KEYarch;
  
```

```

PROCESS (dclk, reset)
    VARIABLE temp_run_zero :BIT_VECTOR(3 downto 0);
    VARIABLE cnt_for_zero  :INTEGER RANGE 0 TO 3;
BEGIN
    IF reset = '0' THEN
        temp_run_zero:="1110";
        cnt_for_zero:=0;
    ELSIF (dclk'EVENT and dclk = '1') THEN
        cnt_for_zero:=cnt_for_zero+1;
        CASE cnt_for_zero IS
            WHEN 0 => temp_run_zero :="1110";
            WHEN 1 => temp_run_zero :="1101";
            WHEN 2 => temp_run_zero :="1011";
            WHEN 3 => temp_run_zero :="0111";
        END CASE;
    END IF;
    run_zero<=temp_run_zero;
END PROCESS;

columb<=run_zero;---run zero is columb
strob<=NOT(row(0) AND row(1) AND row(2) AND row(3)); --if key pressed?

PROCESS(clk)
    VARIABLE cnt: INTEGER RANGE 0 TO numclk-1;
    VARIABLE cnt2: INTEGER RANGE 0 TO numclk/2 + 2000;--cnt to reset latch
BEGIN
    IF(clk'EVENT and clk = '1') THEN
        IF strob = '0' THEN
            cnt := 0;
            cnt2:=cnt2+1;
        ELSE cnt:=cnt+1; cnt2:=0;
        END IF;

        --for latch set to 1
        IF cnt = numclk/2 THEN
            latch <= '1';
        END IF;

        IF cnt = numclk/2+50 THEN
            out_latch <= '1';
        END IF;

        --for latch reset to 0
        IF cnt2 = numclk/2 + 2000 THEN
            latch <= '0';
            out_latch <= '0';
        END IF;
    END IF;
END PROCESS;

PROCESS(latch)
BEGIN
    IF(latch'EVENT and latch ='1') THEN
        out_code <= 0;
        CASE run_zero IS--rows real keyboard
            WHEN "1110" => --1 row
                CASE row IS--rows
                    WHEN "1110" => out_code <= 1;--1
                    WHEN "1101" => out_code <= 2;--2
                    WHEN "1011" => out_code <= 3;--3
                    WHEN "0111" => --A
                    WHEN OTHERS =>
                END CASE;
            WHEN "1101" => --2 row

```

```

CASE row IS--rows
    WHEN "1110" => out_code <= 4;--4
    WHEN "1101" => out_code <= 5;--5
    WHEN "1011" => out_code <= 6;--6
    WHEN "0111" => --B
    WHEN OTHERS =>
END CASE;
WHEN "1011" => --3 row
CASE row IS--rows
    WHEN "1110" => out_code <= 7;--7
    WHEN "1101" => out_code <= 8;--8
    WHEN "1011" => out_code <= 9;--9
    WHEN "0111" => --C
    WHEN OTHERS =>
END CASE;
WHEN "0111" => --4 row
CASE row IS--rows
    WHEN "1110" => out_code <= 11;--*
    WHEN "1101" => out_code <= 10;--0
    WHEN "1011" => out_code <= 12;--#
    WHEN "0111" => --D
    WHEN OTHERS =>
END CASE;
WHEN OTHERS => --out_code <= 0;
END CASE;
END IF;
END PROCESS;
END KEYarch;

```

Временные диаграммы функционирования блока для обработки нажатий клавиш матричной клавиатуры представлены ниже, на рисунке 2.16.

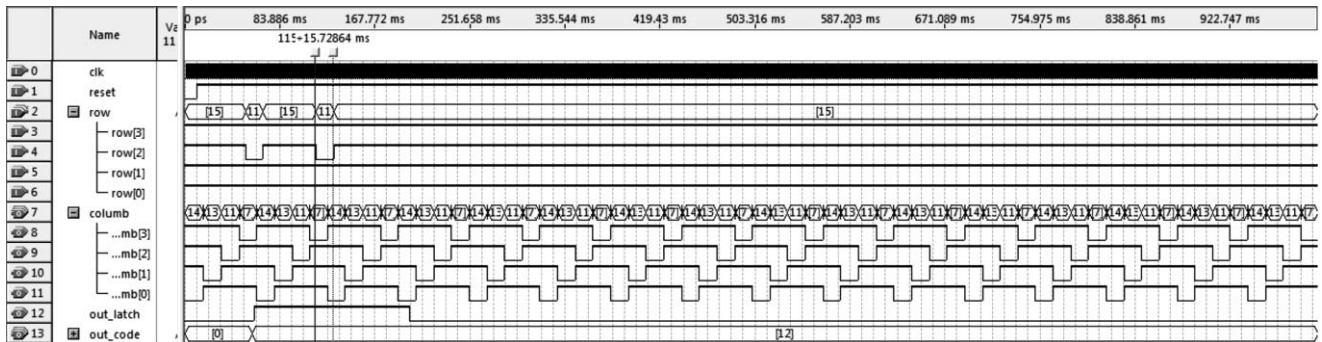


Рисунок 2.16 – Временные диаграммы функционирования блока для обработки нажатий клавиш матричной клавиатуры

2.4 Расчетная часть

Раздел “Расчетная часть” посвящают расчету:

- номинальных значений параметров тех сигналов (частота, длительность и т.д.), которые обеспечивают непосредственное функционирование разрабатываемого устройства;

- всех параметров и характеристик, указанных в техническом задании.

Для проведения расчетов допускается применять САПР различного назначения.

В сложных случаях рекомендуется приводить фрагмент схемы электрической принципиальной, затем разрабатывать ее эквивалентную схему и получать соотношения для расчета требуемых параметров и характеристик.

2.4.1 Пример расчета параметров цифрового устройства

Для обеспечения вывода информации более чем на одно знакоместо необходимо циклически коммутировать сигнал с помощью транзисторных ключей. Для этого будем использовать двоичный счетчик. Каждое знакоместо должно обновляться с частотой 128 Гц (при больших значениях менее заметно мерцание). Для получения таких параметров будем использовать делитель частоты от внешнего источника тактовых импульсов (32768 Гц). Коэффициент пересчета делителя получаем из формулы:

$$k = \frac{f_{\tau}}{n \cdot f} \quad (2.12)$$

где f_{τ} – частота внешнего кварцевого генератора,
 n – количество транзисторных ключей,
 f – частота смены разрядов.

Расчет значения коэффициента k приведен в формуле 2.13.

$$k = \frac{32768 \text{ Гц}}{4 \cdot 128 \text{ Гц}} = 64 \quad (2.13)$$

Выполним теперь расчет погрешности измерения частоты. Для этого воспользуемся формулой 1.3, так как устройство работает по принципу электронно-счетного частотомера.

Как упоминалось выше, у современных частотомеров значение $\delta_{обр} = 1 \cdot 10^{-8}$. Погрешности $\delta_{нест1}$ и $\delta_{нест2}$ зависят от интервалов времени. В самом худшем варианте, соответственно, исходя из таблицы 1.1, $\delta_{нест1} = \delta_{нест2} = 5 \cdot 10^{-7}$. Погрешность $1/f_x \tau$ зависит от измеряемой частоты и времени измерения ЭСЧ. В случае описываемого устройства, время измерения равно 1 с, а нижняя граница измеряемой частоты, согласно техническому заданию, равна 100 Гц. С учетом изложенного выше, руководствуясь таблицей 1.2, имеем, что $1/f_x \tau = 1 \cdot 10^{-2}$. Таким образом, погрешность измерения частоты разработанным устройством приведена в формуле 4.3.

$$\delta_{эсч} = 1 \cdot 10^{-8} + 5 \cdot 10^{-7} + 5 \cdot 10^{-7} + 1 \cdot 10^{-2} = 0,01 \quad (2.14)$$

Значение погрешности, полученное в формуле (2.14) полностью удовлетворяет условиям, поставленным в техническом задании.

ПЕРЕЧЕНЬ ССЫЛОК

- 1 Антонов, А.П., Мелехин В.Ф., Филиппов А.С. Обзор элементной базы фирмы ALTERA. – Санкт-Петербург: ЭФО, 1997. – 139 с.
- 2 Антонов, А.П. Язык описания цифровых устройств AlteraHDL. Практический курс. – М.: ИП РадиоСофт, 2001. – 224 с.
- 3 Бандак, М.І. та ін. Електроніка та мікросхемотехніка. Ч І.Електричні елементи, теорія, розрахунки: Лабораторний практикум:Навчальний посібник.-Вінниця: ВДТУ, 1998.-144с.
- 4 Бибило, П.Н. Основы языка VHDL. – Москва: Солон-Р, 2000. – 205 с.
- 5 Бирюков, С.А. Цифровые устройства на интегральных микросхемах.- М.: Радио и связь, 1991.-183с.
- 6 Проектування комп'ютерних систем на основі мікросхем програмованої логіки: монографія / С. А. Іванець, Ю. О. Зубань, В. В. Казимир, В. В. Литвинов. – Суми: Сумський державний університет, 2013. – 313 с.
- 7 ГОСТ 2.104- 2006. Основные надписи. – М. : Изд-во стандартиформ, 2006. – 15 с.
- 8 ГОСТ 2.105- 95 (2005). Общие требования к текстовым документам. – М. : Изд-во стандартов, 2005. – 29 с.
- 9 ГОСТ 2.301- 68 (2006). Форматы. – М. : Изд-во стандартов, 2006. – 4 с.
- 10 ГОСТ 2.303- 68 (2006). Линии. – М. : Изд-во стандартов, 2006. – 11 с.
- 11 ГОСТ 2.701-2008. Схемы. Виды и типы. Общие требования к выполнению. – М. : Изд-во стандартиформ, 2008. – 17 с.
- 12 ГОСТ 2.702-75 (2000). Правила выполнения электрических схем. – М. : Изд-во стандартов, 2000. – 31 с.
- 13 Гутников, В.С. Интегральная электроника в измерительных устройствах.- Л.: Энергоатомиздат,1988.-303с.
- 14 ДСТУ 3008-95.Документація. Звйти у сфері науки і техніки. Структура і правила оформлення – К. : Изд-во Держстандарт України, 1995. – 38 с.
- 15 Зельдин, Е.А. Цифровые интегральные микросхемы в информационно-измерительной аппаратуре. – Ленинград: Энергоатом-издат, 1986.-280с.
- 16 Зубчук, В.И. и др. Справочник по цифровой схемотехнике.- К.:Тэхника, 1990.-448 с.
- 17 Измерения в электронике: Справочник./Под ред. В.А.Кузнецова.- М.: Энергоатомиздат, 1987.-518с.
- 18 Лебедев, О.Н. и др. Изделия электронной техники: Цифровые микросхемы. Микросхемы памяти. Микросхемы ЦАП и АЦП: Справочник./ М.: Ради Ленк Дж. Электронные схемы : Практическое руководство.- М.: Мир,1985.-344с.
- 19 Ленк, Дж. Электронные схемы : Практическое руководство.- М.: Мир,1985.-344с.
- 20 Орнатский, П.П. Автоматические измерения и приборы.-Киев: Вища школа, 1986.-504с.
- 21 Пароль, Н.В., Кайдалов Л.К. Знакосинтезирующие индикаторы и их применение.- М.: Радио и связь, 1989.-128с.
- 22 Партала, О.Н. Цифровая электроника.-СПб: Наука и техника, 2000.-208с.
- 23 Разработка и оформление конструкторской документации радиоэлектронной аппаратуры: Справочник./Э.Т.Романычева, А.К.Иванова и др.Под ред. Э.Т.Романычевой.- М.: Радио и связь, 1989.-448с.
- 24 Стешенко, В. Б. ПЛИС фирмы ALTERA: проектирование устройств обработки сигналов – М.: Додека, 2000. – 127 с.
- 25 Стешенко, В. Б. Школа разработки аппаратуры цифровой обработки сигналов на ПЛИС. Занятия 1- 7 // Chip News. – 1999. – № 8, 9, 10. – 2000. – № 1, 3, 4.
- 26 Яицков, А.С. VHDL – язык описания аппаратных средств. – М.: Латмэс, 1998. – 119 с.

Приложения

Приложение А – Технические задания на курсовой проект

Таблица А.1 – Блок индикации (БИ)

№ варианта	Вид отображаемой информации	Количество разрядов	Тип индикатора	Ввод информации
1	Цифровая, А, В, С, D, E, F	15 (бегущая строка)	Полупроводниковый	Nibble-mode
2	Алфавитно-цифровая	16	Жидкокристаллический	Nibble-mode
3	Цифровая, А, В, С, D, E, F	20 (бегущая строка)	Полупроводниковый	Клавиатура
4	Алфавитно-цифровая	40 (бегущая строка)	Жидкокристаллический	Клавиатура

Примечания

- 1 Блок индикации должен быть реализован на основе PLD Emulator.
- 2 Ввод информации должен осуществляться по стандартному интерфейсу персонального компьютера (параллельный – Nibble-mode) или с клавиатуры PLD Emulator.
- 3 Полупроводниковый и жидкокристаллический индикаторы входят в состав PLD Emulator.

Таблица А.2 – Измерители физических величин (ИФВ)

№ варианта	Тип измерителя	Погрешность измерения	Индикатор	Управление диапазонами	Диапазоны измерений		
					I	II	III
1	Частотомер	$\leq 0,1 \%$	Полупроводниковый	Автоматическое	(0,1–1,0) кГц	(1,0–10,0) кГц	(10,0 – 100,0) кГц
2	Частотомер	$\leq 0,05 \%$	ЖКИ	Ручное, с клавиатуры PLD Emulator	(1,0 – 5,0) кГц	(5,0 – 50,0) кГц	(50,0 – 200,0) Гц
3	Периодомер	$\leq 0,5 \%$	Полупроводниковый	Автоматическое	(0,02 – 0,2) кГц	(0,2 – 2,0) кГц	(2,0 – 20,0) кГц
4	Периодомер	$\leq 0,1 \%$	ЖКИ	Ручное, с клавиатуры PLD Emulator	(0,1 – 1,0) кГц	(1,0–10,0) кГц	(10,0 – 100,0) кГц
5	Вольтметр	3 %	Полупроводниковый	Автоматическое	(0 – 1) В	(1 – 3) В	(1,0 – 2,0) В
6	Вольтметр	3 %	ЖКИ	Ручное, с клавиатуры PLD Emulator	(0 – 0,5) В	(0,5 – 1,0) В	(0,5 – 1,5) В

Примечания

- 1 Измеритель физических величин должен быть реализован на основе PLD Emulator.
- 2 Полупроводниковый и жидкокристаллический (ЖКИ) индикаторы входят в состав PLD Emulator.
- 3 Количество знакомест индикатора должно быть минимальным и одинаковым во всех диапазонах.

Таблица А.3 – Делитель с переменным коэффициентом деления (ДПКД)

№ варианта	Коэффициент деления	Задание коэффициента деления	Тип индикатора	Диапазон частот входного сигнала, кГц
1	200-20000	Nibble-mode	ЖКИ	0,2 – 200,0
2	10-10000	Клавиатура	ЖКИ	1,0 – 100,0
3	5-1000	Клавиатура	Полупроводниковый	0,5 – 150,0
4	500 – 50000	Nibble-mode	ЖКИ	0,5 – 50,0
5	20 – 20000	Клавиатура	ЖКИ	2,0 – 200,0
6	50 – 10000	Nibble-mode	Полупроводниковый	5,0 – 100,0
7	100 – 5000	Клавиатура	ЖКИ	0,1 – 150,0

Примечания

- 1 ДПКД должен быть реализован на основе PLD Emulator.
- 2 Задание коэффициента деления должно осуществляться по стандартному интерфейсу персонального компьютера (параллельный – Nibble-mode) или с клавиатуры PLD Emulator.
- 3 Полупроводниковый и жидкокристаллический индикаторы (ЖКИ) входят в состав PLD Emulator.
- 4 Выходной сигнал следует формировать ЦАП, который входит в состав PLD Emulator.
- 5 В ДПКД должна быть предусмотрена индикация нахождения частоты входного сигнала вне заданного диапазона частот.

Таблица А.4 – Генераторы сигналов (ГС)

№ варианта	Вид сигнала	Диапазон частот частота, кГц	Тип индикатора	Задание частоты сигнала
1	Синусоидальный	0,1 – 10,0	ЖКИ	Nibble-mode
2	Треугольный	1,0 -20,0	ЖКИ	Клавиатура
3	Трапециидальный	5,0 – 40,0	Полупроводниковый	Клавиатура
4	Импульсный	1,0 – 10,0	ЖКИ	Nibble-mode
5	Пилообразный	0,1 – 5,0	Полупроводниковый	Nibble-mode

Примечания

1 Генератор сигналов должен быть реализован на основе PLD Emulator.

2 Полупроводниковый и жидкокристаллический индикаторы (ЖКИ) входят в состав PLD Emulator.

3 На индикатор должно выводиться значение частоты сигнала.

4 Выходной сигнал следует формировать ЦАП, который входит в состав PLD Emulator.

5 Для трапециидального сигнала должна быть предусмотрена возможность изменения длительностей переднего и заднего фронтов в диапазоне от 0 до 0,3 периода сигнала.

6 Для импульсного сигнала должна быть предусмотрена возможность изменения длительностей единичного уровня в диапазоне от 0 до 0,6 периода сигнала.

7 Для пилообразного сигнала должна быть предусмотрена возможность изменения длительностей прямого и обратного ходов в диапазоне от 0 до 0,1 периода сигнала и от 0,1 до 0,9 периода сигнала соответственно.

Таблица А.5 – Арифметические устройства (АУ)

№ варианта	Выполняемые операции	Метод выполнения операций	Разрядность входных кодов	Тип индикатора	Метод вывода информации
2	Сложение	Последовательный	4	Полупроводниковый	Последовательный
3	Сложение	Вычитающие счетчики	4	ЖКИ	Последовательный
4	Вычитание	Произвольный	4	ЖКИ	Последовательный
6	Умножение	Сложение и сдвиг	4	Полупроводниковый	Последовательный
7	Умножение	Множкратного сложения	4	ЖКИ	Последовательный

Примечания

- 1 Арифметическое устройство должно быть реализовано на основе PLD Emulator.
- 2 Полупроводниковый и жидкокристаллический индикаторы (ЖКИ) входят в состав PLD Emulator.
- 3 В графе «разрядность входных кодов» указано количество десятичных цифр.
- 4 При параллельном выводе информации на индикатор должны быть одновременно выведены: операнды, арифметические знаки, знак равенства и результат выполнения операции.
- 5 При последовательном выводе информации на индикатор должны быть последовательно выведены: операнды, арифметические знаки, знак равенства и результат выполнения операции.

Приложение Б – Пример изложения и оформления технического задания

ТЕХНИЧЕСКОЕ ЗАДАНИЕ

на выполнение курсовой работы по дисциплине
“Технологии проектирования компьютерных систем”
студента Петрова П.И., гр. СК-001

Тема работы: **ЧАСТОТОМЕР**

Предполагаемые технические и эксплуатационные результаты работы

1 Погрешность измерения, %	≤ 0,05.
2 Тип индикатора	полупроводниковый.
3 Управление диапазонами	автоматическое.
4 Диапазоны измерений, кГц:	
I	от 0,1 до 1,0;
II	от 1,0 до 10,0;
III	от 10,0 до 100,0.

Примечания:

1 Частотомер должен быть реализован на основе PLD Emulator.

2 Количество знакомест индикатора должно быть минимальным и одинаковым во всех диапазонах.

Объем текстовой и графической документации

Пояснительная записка объемом 20-30 с. формата А4, 1-3 листа чертежей (формат чертежа выбирают в соответствии с требованиями нормативной документации).

Предполагаемая трудоемкость работы – 27 чел-часов.

Плановые сроки по этапам

1 Утверждение технического задания	XX.XX.XX.
2 Анализ известных методов решения	XX.XX.XX.
3 Структурная схема верхнего уровня иерархии устройства	XX.XX.XX.
4 Детализированная схема алгоритма работы устройства	XX.XX.XX.
5 Тестирование и верификация разработанного устройства	XX.XX.XX.
6 Расчёт параметров разработанного устройства	XX.XX.XX.
7 Пояснительная записка	XX.XX.XX.

Примечания:

1 В плановых сроках указаны конечные сроки выполнения работ.

2 Пояснительная записка обязательно должна содержать разработку схему алгоритма работы цифрового устройства.

Плановый срок защиты работы

Работа планируется к защите до XX.XX.XX.

Исполнитель работы
студент гр. СК-001

Петров П.И.

Руководитель работы
к.т.н., доцент

(Ф И О преподавателя)

Дата выдачи задания

«__» _____ 20XX г.